第5章

EMC対策・設計事例集

プリント基板，ケーブル，ICにおける対策の勘どころ

中村黄三，川田章弘，瀬川 毅，丸川信明，島貫 純

皆さんは製品を出荷する際，各国が定める放射妨害波測定の規制値に対して，どれくらいのマージンを確保していますか．例えば，放射妨害波の規制値に対するマージンを6dBと規定している機器もありますが，なぜその機器においてマージンが6dBでなければならないのか，といった本質的な問題には，あまり深入りしようとしていないでしょう．

また，出荷する製品が，ある国の規制値に対してマージンを6dB持っているからといって，本当に出荷した全ての製品が放射妨害波の規制値をクリアしているかを保証するのは難しいですね．もし，あなたの設計する製品が，USBやEthernetなど，いくつかのケーブルを接続するものであれば，ケーブルの材料や長さによっても放射ノイズが変わることでしょう．

これまでは，ノイズを発する部品やプリント基板，ケーブルを，シールド板やきょう体などによって囲ってしまうか，対策部品を追加するなどして，規制値をクリアすれば対策完了と考える方もいるでしょう．ところが，さまざまな有線/無線通信に対応した機器が増えるにつれて，ケーブルやアンテナを備える場合が増えています．従って，ほかの機器やほかの回路から伝搬してくるノイズによって，自身の設計した回路が誤動作する例も散見されます．また，機器の小型化に伴い，スペースの問題からノイズ源にシールドや対策部品を十分に施せないケースも出てきました．

これらの問題を確実にクリアするためには，「ノイズは抑え込むもの」という意識を捨て去り，「ノイズを出さない設計を心がける」ことが大切となります．放射ノイズを出さないためには，

- 第4章までに紹介したノイズの発生メカニズムを理解する
- 経験を積んでノイズ対策の勘どころを抑えておく

ことが大切です．

本章で紹介する対策事例を下掲の**表0-1**にまとめました．また，それぞれの事例について，対策の鍵となる技術の要点を明記してあります．テーマは電源やグラウンドの処理に関するものが中心です．言い換えれば，ノイズ対策は電源やグラウンド，部品を効果的に配置し，意図しないアンテナを作らないようにすることが肝心なのです．

表0-1 本稿で紹介するノイズ対策事例

	対策事例	技術ポイント	ページ
1	実験で学ぶシールド線とツイスト・ペア線のシールド効果	信号源側をフローティングにすることで，最大のシールド効果が得られた	83
2	電源のリターン電流を管理するにはグラウンド・スリットを活用する	スリットを効果的に使いアナログ回路とディジタル回路を電気的に分離する	86
3	高周波信号はコモン・モードで孫ボードに進入している	信号ラインや電源，グラウンドを高周波的に絶縁する	88
4	ヒートシンクのグラウンドへの接続方法	アンテナにもなり得るヒートシンクはコモンに接続	90
5	ケーブルからの放射ノイズ対策	シールド・ケーブルは材料や設置方法で効果が変わる	93
6	ICの電源はきれいに越したことはない	駆動する信号の駆動ノイズが電源に回り込むのを防ぐ	94

KeyWord
ヒートシンク，スリット，アイソレーション，パルス・トランス高速フォト・カプラ，シールド・ケース，FPC，サーチ・プローブ，ロック・バッファ

実験で学ぶシールド線とツイスト・ペア線のシールド効果

信号源側をフローティングにすることで，最大のシールド効果が得られた

中村黄三

シールド線の端末処理を誤ると，期待したシールド効果が得られません．また，簡単なツイスト・ペア線でも正しい端末処理を行うと，間違った処理が施されたシールド線よりも高いシールド効果が得られます．ここでは，シールド線とツイスト・ペア線の異なる端末処理とその実測波形を示し，あわせて，なぜ非磁性体である銅線の組み合わせで50Hzと60Hzのフラックス（交流磁界による磁束）を除去できるかについて解説します．

● 波形で見る効果の違い

シールド線とツイスト・ペア線に50Hzのフラックスを照射し，端末処理を**図1-1（a）**～**（h）**のように変えたときのシールド効果を調べます．図中の減衰率はディジタル・マルチメータによる実測値の比率で，**図1-1（a）**と**図1-1（f）**を基準に計算したものです．シールド効果を評価する回路は，左側が信号源（R_{out} = 100 Ω）に，右側を受信側（R_{in} = 1M Ω）に見立ててあります．

写真1-1は，50Hzのフラックスをシールド線とツイスト・ペア線に照射する仕掛けです．交流100V用のトランスのコアにこれらの線を4ターン巻きつけて目的を果たしています．**写真1-2**は実験用に製作したツイスト・ペア線です．ねじりピッチは約4ターン/10cmなので，それほど密なものではありません．

写真1-3はR_{in}（1M Ω）の両端をオシロスコープで観測した波形です．**写真1-3（a）**～**（h）**は，それぞれ**図1-1（a）**～**（h）**に対応します．外皮線の片側だけを接地した**図1-1（b）**は，いわゆるシールドしたつもりの処理で，**写真1-3（b）**のようにシールド効果はゼロです．シールド線とツイス

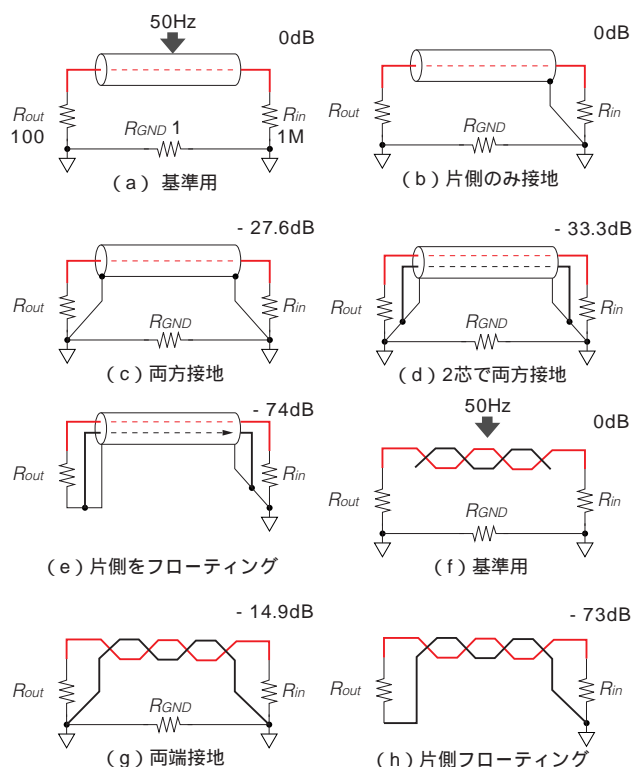



図1-1　シールド線とツイスト・ペア線の端末処理によるシールド効果の違い

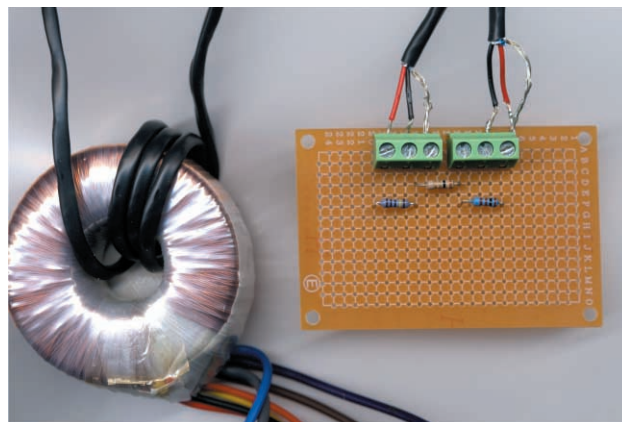



写真1-1　実験に使った50Hzのフラックス源
トロイダル・コアを使ったトランス（AC100V）にシールド線を巻きつけフラックスを誘起．

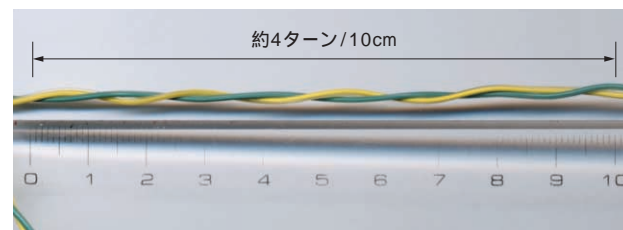



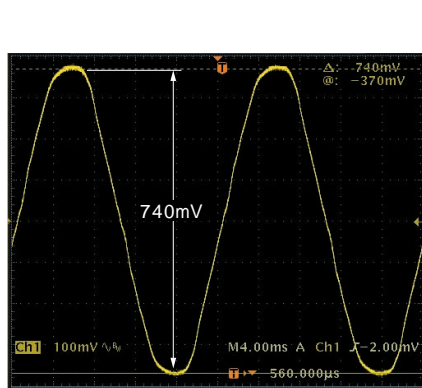
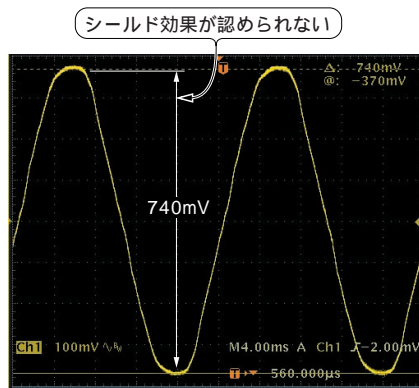
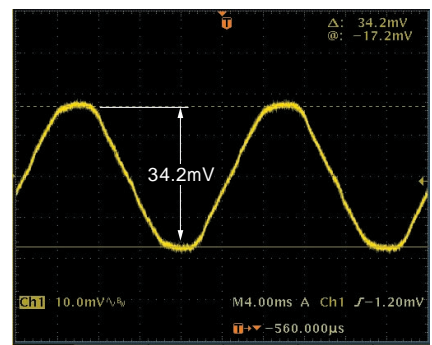
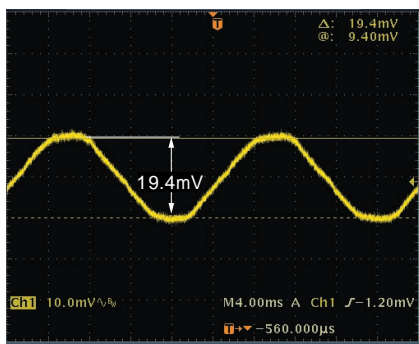
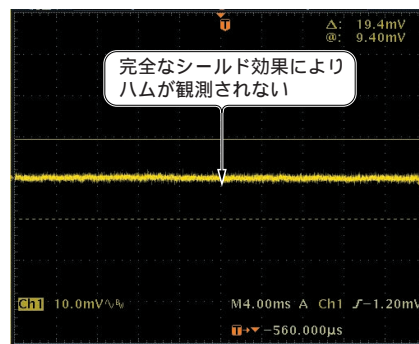
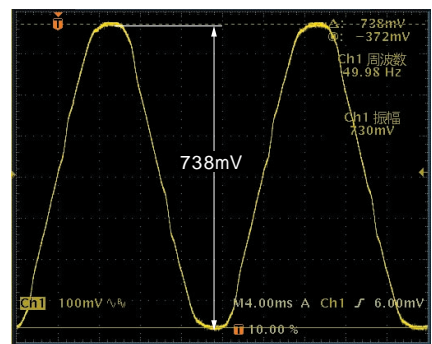
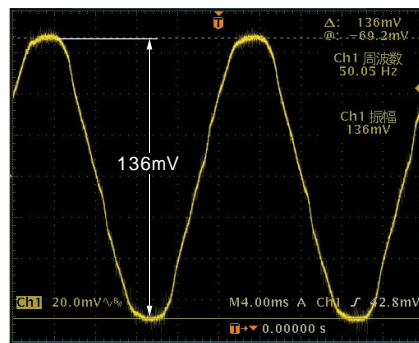
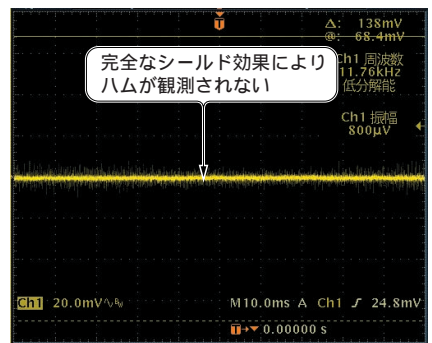
写真1-2　製作したツイスト・ペア線とそのねじりピッチ

(**a**) 外皮線の両端オープン

(**b**) 外皮線の片側のみ接地

(**c**) 外皮線を両側接地

(**d**) 2芯シールド線で外皮と
しん線(黒)の両側を接地

(**e**) 片側をフローティング

(**f**) ツイスト・ペア線で1本をフローティング

(**g**) ツイスト・ペア線で黒線を両端で接地

(**h**) ツイスト・ペア線で黒線の片側を
フローティング

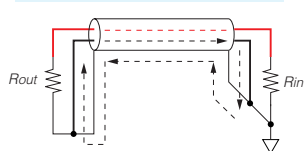
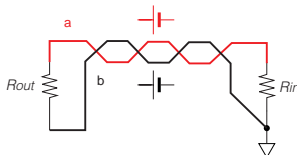
写真1-3
R_{in}の両端をオシロスコープで観測した波形

(**a**) 図1-1(e)のケース (**b**) 図1-1(h)のケース

図1-2 片側をフローティングにすることでなぜ最大のシールド効果が得られるのか

ト・ペア線ともに，信号源側(R_{out} = 100 Ω)をフローティングにすることで，最大のシールド効果が得られているのが分かります．

● シールドの原理

「片側をフローティングにすることで，なぜ最大のシールド効果が得られるか」について，図1-2を基に解説します．

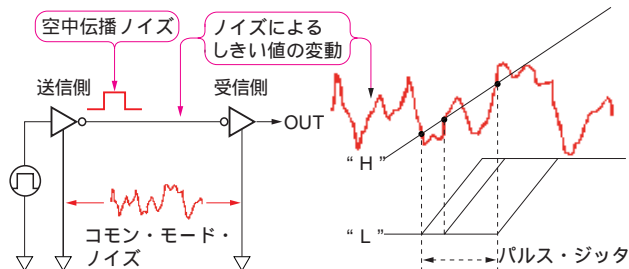
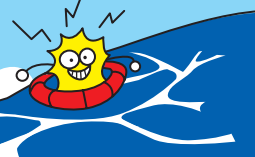



図1-3　コモン・モード・ノイズと出力のパルス・ジッタ

一般のディジタル回路によるシングルエンド伝送では，コモン・モード・ノイズによって受信側のしきい値レベルが変動するので，これにより出力パルスのエッジが揺らぐ．

図1-4　信号源側をフローティングできない場合の対策

LVDSによる差動伝送は空中伝播ノイズとコモン・モード・ノイズの両方に対して有効．

▶ シールド線の場合

シールド線の外皮線には銅の網線やアルミはくが使われています．これらは非磁性体なのでフラックスは容易に通過します．**図1-1(e)**のように処理すると，フラックスによって誘起された電流の向きが外皮線としん線で逆になります．さらに片側がフローティングになっているため，外皮線としん線の電流量が同じになります．従って，フラックスによって誘起された電流は，外皮線としん線(黒)で形成されるループで消費されます[**図1-2(a)**]．これがシールド線によるシールド効果の原理です．

図1-1(c)や**図1-1(d)**の方法でも効果はありますが，グラウンド線(ここではR_{GND}として抵抗分1Ωを持たせてある)にも分流するため，しん線と外皮線の電流量が同じにならず，効果は**図1-1(e)**に対して劣ります．

▶ ツイスト・ペア線の場合

ツイスト・ペア線では2本の線がよじってあることから，同じ量のフラックスを受けます．**図1-1(h)**のように片側がフローティングになっていると，誘起される電圧は両線のどの部分でも同じ値(同相電圧と呼ぶ)になり，入力側の抵抗に誘起電流が流れません[**図1-2(b)**]．これがツイスト・ペア線によるシールド効果の原理です．従って，どうしてもグラウンド・ループが形成される機器では，フォトカプラなどで信号線を絶縁し，ループを切断することで高い効果が得られます．

● 信号源側をフローティングできない場合の対策

信号源側をフローティングすると，シールド線やツイスト・ペアによるシールド効果が最大になることは分かりました．しかし実際の機器設計では，コストや物理的な制約からこれを実施できない場合もあります．

都合によりグラウンド・ループが除去できない回路では，**図1-3**のように外部からの空中伝播ノイズに加えて，送信側と受信側のグラウンド間に動的な電位差であるコモン・モード・ノイズが発生します．誤動作さえしなければ，ディジタル回路のグラウンドにノイズがのっても問題なしと判断されがちです．しかし，入力“L”と“H”を判定するしきい値が変化するので，受信側出力のパルス・エッジが時間方向で揺らぐ，パルス・ジッタの発生要因となります．高速A-Dコンバータなどの変換タイミングを決めるクロックでは，ジッタはサンプリング・タイミングの揺らぎとなります．変換データが正しい信号波形とならないので要注意です．

対策として，**図1-4**のようにLVDS(low voltage differential signaling)による差動伝送を行います．差動伝送では送信側の出力Aからパルスの正論理，Bからは負論理が送られます．このときコモン・モード・ノイズはラインAとBに等しくのります．受信側では「A－B」の差信号を捕らえて“H”か“L”を判断します．ここでコモン・モード・ノイズをV_{CN}とした場合，上の関係から$(A+V_{CN})-(B+V_{CN})=A-B$となりコモン・モード・ノイズも除去され，ノイズに対して強い伝送回路を実現できます．

なかむら・こうぞう
日本テキサス・インスツルメンツ(株)

電源のリターン電流を管理するにはグラウンド・スリットを活用する

スリットを効果的に使いアナログ回路とディジタル回路を電気的に分離する

川田章弘

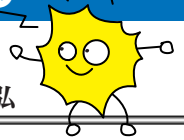



図2-1は，アナログ・ディジタル混載LSIなどをテストするシステムの構成例です．パターン・ジェネレータによってディジタル・データを被テスト・デバイス（DUT：device under test）に与え，DUTから出力されたアナログ信号を高速A-D変換ユニットで取り込むようになっています．

パターン発生ユニットは，ディジタル回路なので，内部のグラウンドはディジタル・グラウンドだけです．また，電源もディジタル電源から供給されるだけです．

一方，高速A-D変換ユニットのフロントエンドはアナログ回路です．アナログ信号は，高速A-Dコンバータによってディジタル信号に変換され，ディジタル回路内のメモリに取り込まれます．

このようなユニットを1枚の基板に作り込む場合は，グラウンド・プレーン（べたグラウンド）や電源プレーンにスリットを入れ，アナログ回路とディジタル回路を電気的に分離します．しかし，アナログ回路とディジタル回路間は信号を伝達する必要があります．そこで，パルス・トランスや高速フォト・カプラなどのディジタル・アイソレータを使い，電気的に絶縁した状態で信号のやりとりを行います．

● スリットを使うとリターン電流の経路がはっきりする

グラウンド・スリットを使う利点は，電源や信号のリターン電流が管理（コントロール）しやすいところにあります．電流はインピーダンスの低いところを集中的に流れます．アナログ・グラウンドとディジタル・グラウンドがつながっていると，リターン電流の流れる経路を予測するのが困難になります．

アナログとディジタル共通のべたグラウンドを用いたプリント基板では，高速ディジタル回路のグラウンド電流がアナログ回路のグラウンドに流れ込み，ノイズ・トラブルが発生しやすくなります．余計なトラブルを未然に防ぐためには，スリットを効果的に使い，リターン電流の流れる経路をコントロールするとよいでしょう．

● スリットの作り方

スリットを作るときの要点を図2-2に示しました．アナログ部分とディジタル部分のパターンやプレーンが重ならないようにするのがポイントです．

図2-3(a)のように，アナログ層がディジタル層に食い

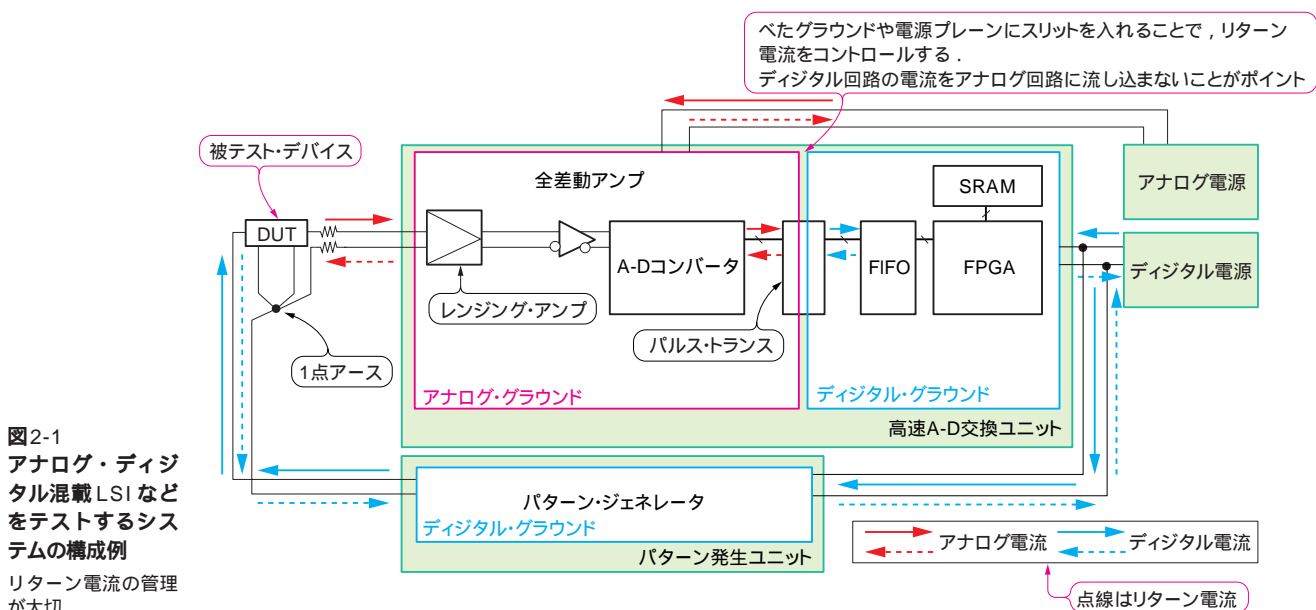
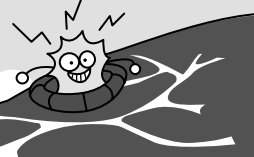



図2-1 アナログ・ディジタル混載LSIなどをテストするシステムの構成例
リターン電流の管理が大切．

込んでいたり，その逆にディジタル層がアナログ層に食い込んでいてはだめです．このようなスリットでは，アナログ信号とディジタル信号が干渉します．層を分離した効果が減少してしまいます．

また，ディジタル回路の配線がアナログ回路の近くを通るときは，その配線下のグラウンド・プレーンを配線幅と同じくらいの幅で余分に設けるようにします．こうしておかないと，**図2-3（b）**に示したように，ディジタル信号線から発生した電場がアナログ回路に干渉することになります．

● スリットの失敗例

EMIが発生してしまうようなスリットの失敗例を**図2-4**に示しました．一見して，ディジタル信号線がディジタル層からはみ出てしまっているのでだめだと気がつくと思います．しかし，**図2-5**のような場合はどうでしょうか．ディジタル回路内のリターン電流をコントロールするために，ディジタル・グラウンド内にスリットを設けたとします．そのスリットの上に配線を通してしまった例です．

図2-5のような例でも**図2-4**と同じような現象が発生します．マイクロ・ストリップ線路を多用しているような人であれば，配線の下にグラウンドがなければ，準TEMモードが崩れるからだめだとすぐに気がつくと思います．普段，そのようなことを意識していない人は思わずやってしまうことがあります．

特に，配置配線（プリント基板設計）を外注に出したり，自分は回路設計だけで配置配線はほかの人（部署）に依頼したりしているという人，ディジタル回路はCADツールのオート・ルータまかせという人は気をつける必要があります．

かわた・あきひろ
日本テキサス・インスツルメンツ（株）

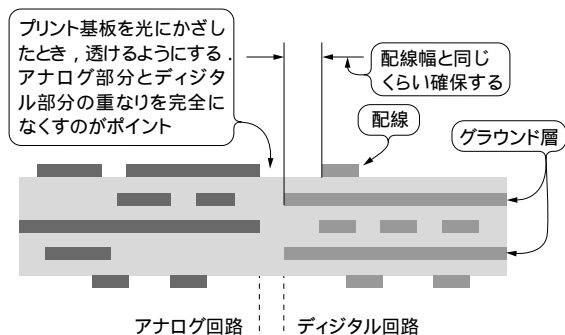



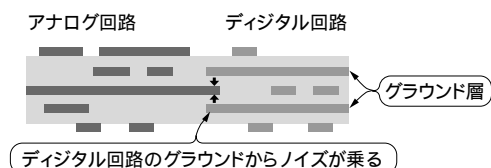
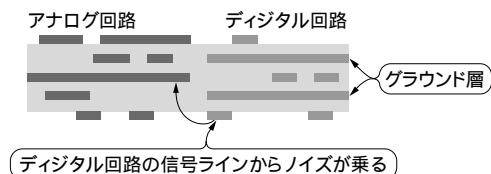
図2-2　スリットの作り方
アナログ部分とディジタル部分のパターンやプレーンが重ならないようにする．

（a）アナログ・グラウンドがディジタル回路側に食い込んでいる

（b）ディジタル信号線から発生した電場がアナログ回路に干渉

図2-3　スリットの失敗例

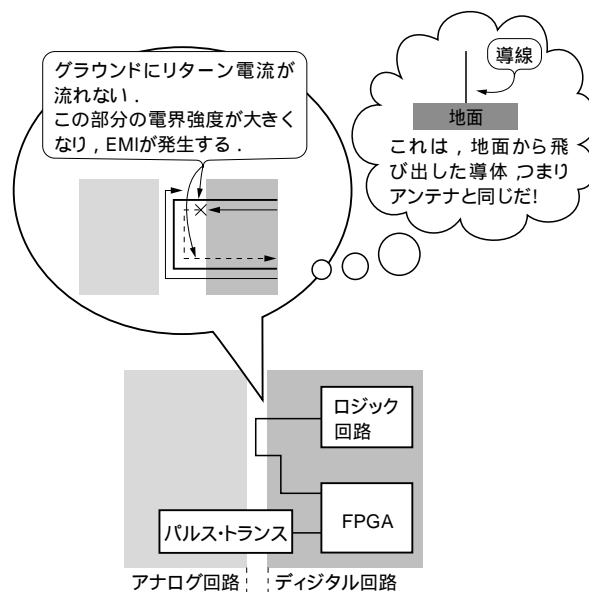



図2-4　EMIが発生してしまうようなスリットの失敗例1

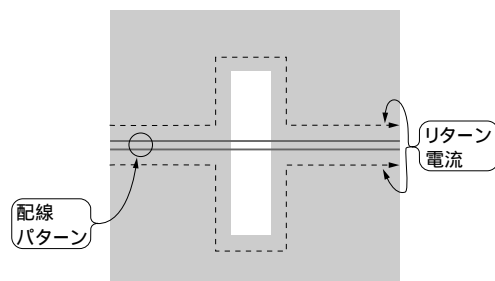
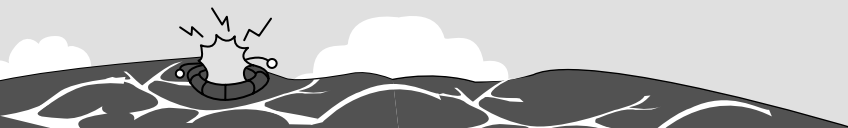
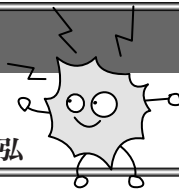



図2-5　EMIが発生してしまうようなスリットの失敗例2

高周波信号はコモン・モードで孫ボードに進入している

信号ラインや電源，グラウンドを高周波的に絶縁する

川田章弘

実際の製品において，**図3-1**のように親ボードと孫ボードが分離されることがよくあります．RFI（radio frequency interference）を考慮すると，**図3-1**のような分離方法は，RFI耐性が著しく損なわれるため，あまり良いとは言えません．

高周波システムを開発した経験のある人であれば，孫ボード（モジュール）を完全にシールドし，それぞれの外部端子に貫通コンデンサを挿入して，高周波信号の進入を防止すると思います．これは，いったんシールド・ケース内部に侵入した高周波信号を取り除くことが困難だからです．またシールド・ケースは，高周波的にはキャビティ（空洞共振器）そのものです．従って，特定の共振周波数を持つことが予想されます．その結果，出来上がった製品のRFI耐性はおおむね問題ないけれども，ある特定周波数において問題が発生してしまう，という事態も考えられます．

図3-1　RFIが発生する可能性のある例

● FPCや孫ボードが高周波信号の干渉を受けると回路が誤動作をおこす

民生機器などでは，親ボードと孫ボードの接続にFPC（flexible printed circuit）が使用されていることがあります．そのような場合，貫通コンデンサが使用できません．その結果，必然的に**図3-1**のような接続となります．高周波信号がFPCを経由して孫ボードに干渉することになってしまいます．

ところで，OPアンプの入力端子に高周波信号が重畳すると，直流オフセット・レベルの変動となって出力に現れることがあります．このような現象は，参考文献(1)などさまざまな文献で紹介されている事柄です．このような場合，入力端子にローパス・フィルタを設ければ，対策は十分であると思いがちです．

しかし，**図3-1**に示したとおり，電源ラインにもグラウンド・ラインにも高周波信号は重畳します．言い換えると，

(a)

(b)

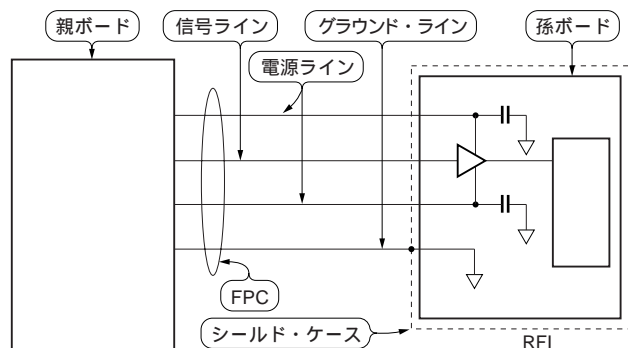
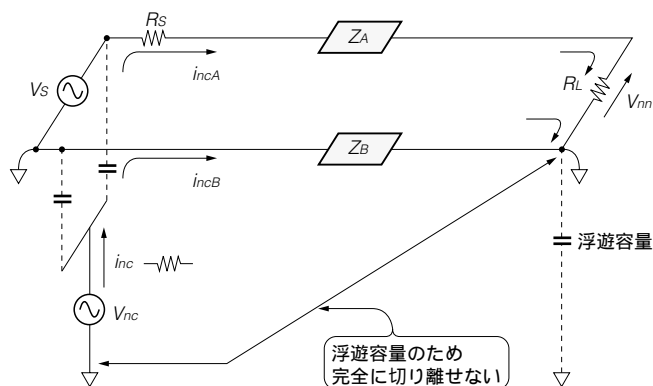
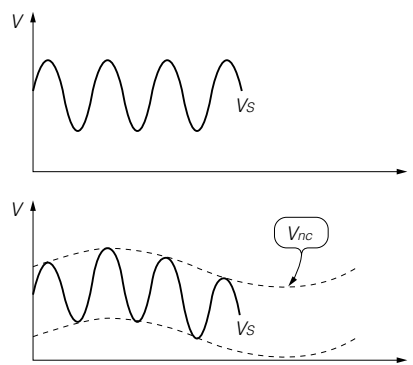



図3-2(2)　コモン・モード・ノイズはインピーダンスのアンバランスでノーマル・モード・ノイズに変換される

高周波信号はコモン・モードで孫ボードに進入していることになります．**図3-2**に示したとおり，差動インピーダンスのミス・マッチングによってコモン・モード・ノイズはノーマル・モード・ノイズに変換されます．このようにしてノーマル・モードに変換された高周波信号は，プリント基板内部のいろいろな回路に干渉します．その結果，回路が誤動作してしまうことがあります．

● 高周波信号からみると孫ボードは不安定な共振器

高周波信号にとってみれば，プリント基板は，複数の信号ラインや電源パターン，そしてグラウンドで構成された複雑な分布定数回路や共振器とみなされます．そのため，孫ボードに進入した高周波信号は，プリント基板固有の共振周波数において，孫ボード上の回路に強く干渉することになります．そのような場合，プリント基板のパターンを少し変えただけでも，共振周波数が変化し，RFI対策は大変困難な作業となってしまうでしょう．

実装されているOPアンプのメーカや種類によっても高周波等価回路が変化することが予想されます．ICをA社のものからB社のものに交換したら影響がなくなった，というようなことも起こり得ます．

また，ICの変更だけでRFI対策完了としてしまうのは，あまり得策とは言えないでしょう．なぜなら，そのICの特定ロットが偶然RFIに強いだけという可能性があるからです．何より，プリント基板の製造ばらつきによってRFI耐性が異なってくる可能性もあります．これは，先ほど述べたように，プリント基板は分布定数回路や共振器などの高周波回路とみなせる部品だからです．

● 高周波信号の孫ボードへの進入を防ぐ方法

従って，FPCが使用された製品の場合，**図3**のようなRFI対策を講じるとよいでしょう．これは，貫通コンデンサを挿入する代わりに，チップ・フェライト・ビーズによって信号ラインや電源ライン，グラウンド・ラインを高周波的に絶縁する方法です．

この対策によって，貫通コンデンサほどではないにしても，ある程度のRFI耐性を得られます．しかし，**図3-3**のような場合でも，孫ボードに対する直接的な高周波信号の影響を軽減するために，孫ボード全体をシールド・ケースで覆うことは必須でしょう．また，FPCの入り口部分に生じている物理的なすき間もできるだけ小さくして，高周波信号の進入を防ぐ必要があるでしょう．

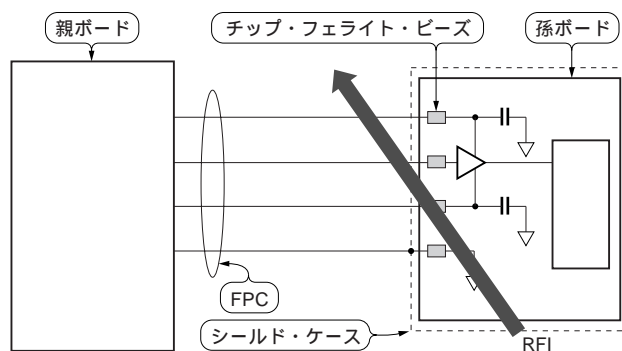



図3-3　RFIの進入経路にチップ・フェライト・ビーズを挿入する

参考・引用*文献

(1) 川田章弘；ICレビュー実験室［1］低オフセットOPアンプの使い方，トランジスタ技術，2004年1月号，pp.249-256，CQ出版社.
(2) * 川田章弘；ICレビュー実験室［3］差動増幅器とインスツルメンテーション・アンプの使い方，トランジスタ技術，2004年3月号，pp.225-237，CQ出版社.

かわた・あきひろ
日本テキサス・インスツルメンツ

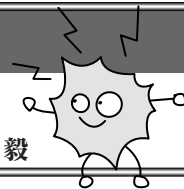
<筆者プロフィール>

川田章弘．1996年，詫間電波工業高等専門学校 電子工学科卒業．2000年，長岡技術科学大学大学院 工学研究科 生物機能工学専攻修了．アドバンテストにて半導体試験装置のアナログ・オプション（主に高速・高周波測定モジュール）の研究開発に従事．2004年から，日本テキサス・インスツルメンツにて高精度/高速OPアンプ製品などの技術サポートを担当．

夜な夜な歌舞伎町の某ショット・バーに出没しつつも，科学と技術に根ざした会話を好むため浮いている．休日は，机に向かっているとき以外は台所に立つ．最近，自作のカルボナーラが美味しいと思い始めてきたが，食べてくれる人がいない．

ヒートシンクのグラウンドへの接続方法

アンテナにもなり得るヒートシンクはコモンに接続

瀬川 毅

発熱する部品にはヒートシンク，これによって部品の温度は下がり，その結果，信頼性が向上し壊れにくい製品となるでしょう．さあ安心…ではなく，もう一つ課題があります．

● ヒートシンクは導体…導体なので問題を引き起こす

ヒートシンクは導体です！何だあたりまえのことを…と，思う方がいるかもしれません．確かにほとんどのヒートシンクはアルミニウムや銅，真ちゅうなどの金属，つまり導体からできています．しかし，ヒートシンクは導体であるために，いくつかの問題を引き起こします．

▶ 浮いている金属があるとESDに弱い

まず，よく知られている事実ですが，どの電極にも接続されていない金属（浮いている金属）がある電子機器は，ESD（electrostatic discharge；静電気放電）に弱いということです．

ヒートシンクは導体，つまり金属ですから，ヒートシンクが浮いている状態は非常に好ましくありません．ですから，ヒートシンクは電子機器内のどこかの電位に接続する必要があります．では，どの電位に接続すればよいのでしょうか．

ヒートシンクは，放熱する部品のコモン電位に接続しましょう．以下，このテーマで考えてみましょう．ヒートシンクをどこかの電位に接続すると仮定すると，どのような問題が出てくるでしょうか．まず，ヒートシンクと発熱部品との電気的絶縁が必要でしょう．絶縁しないと設計者が予想しない回路が形成される可能性があります．さらに，絶縁するにしても，後述するように絶縁の程度が問題です．

また，発熱部品とヒートシンク間がコンデンサと同じような構造になるので，等価的には発熱部品とヒートシンクがコンデンサで結合した回路が自然に形成されます（**図4-1**）．これも絶縁の程度と関係しますが，このコンデンサの容量がノイズの発生と密接に関係します．ここで，問題点をまとめると，

- 発熱部品とヒートシンクの絶縁を確保する（**問題A**）
- 発熱部品とヒートシンクの間にコンデンサ容量が生じてしまう（**問題B**）

が挙げられます．もう少し深く追求してみます．

（**a**）パワー半導体の場合　（**b**）CPUなどLSIの場合

図4-1　ヒートシンクを付けるとコンデンサができる
このコンデンサの容量がノイズの発生と密接に関係する

● 1次回路側のヒートシンクを金属きょう体に接続したときの問題

一般的にヒートシンクは，金属きょう体に接続されることが多いようです．ここでは，ヒートシンクはきょう体に接続されていると仮定しましょう．問題が発生しやすい発熱部品が1次回路側（商用電源に接続された回路）にあり，この発熱部品にヒートシンクを取り付けることを考えます．

▶ 1次回路側ときょう体間の絶縁耐圧はAC1.5kV以上必要

PFC（power factor correction；力率改善）回路や整流回路（**図4-2**）で使われる部品のように，発熱部品が1次回路側の部品ならば，発熱部品と放熱用のヒートシンク間には高い水準の絶縁が求められます（**問題A**）．

商用電源からアースに電流が流れるということは，漏電ですから，安全性の面から非常にまずい現象です．そのため，最終的にアースに接続されることを想定する必要がある金属きょう体と1次回路側の間には当然，高い水準の絶縁（絶縁耐圧はAC1.5kV以上）が求められます．

▶ ヒートシンクによって生ずる高周波ノイズの電流ループが放射ノイズとなる

また，1次回路側の発熱部品がPFC回路のパワー

MOSFETのQ_1(**図4-2**)のように，高速でスイッチングしている部品とします．高速にスイッチングしている部品が発熱しているとなると，発熱部品とヒートシンク間のコンデンサ容量が気になってきます(**問題B**)．

高速スイッチング部品を電圧パルス源とみなすと，**図4-3**のような等価回路になるでしょう．つまり，発熱部品とヒートシンク間のコンデンサ容量C_Sがあることで，パワーMOSFETをノイズ源としたヒートシンク→きょう体→C_3，C_4という高周波ノイズの電流ループが形成されてしまいます．高周波ノイズの電流ループができると，電流の道のヒートシンクやきょう体がアンテナと等価になり，放射ノイズとなりやすいのです．

このような絵に書いたようなノイズの電流ループで済めば問題は少ないかもしれません．現実には商用電源側にもノイズ電流は流れ込み，そのため伝導ノイズ低減にも苦労するでしょう．

アンテナの構造がループ・アンテナか，ダイポール・アンテナかの判別は難しいのですが，問題点と解決方法は，はっきりしています．

一般にアンテナから放射する電力は，電流I，半径r(ループ・アンテナの場合)，長さl(ダイポール・アンテナの場合)，波長λ $(=c/f)$とした場合，ループ・アンテナでは，

$$W=320\,\pi^6(r/\lambda)^4 I^2 \quad \cdots\cdots(1)$$

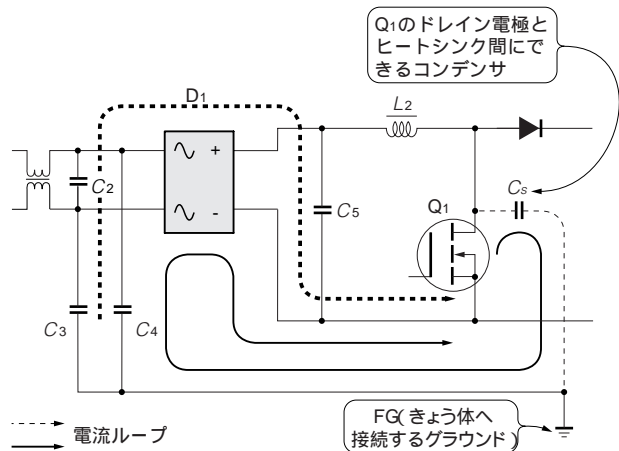



図4-3　ヒートシンクを金属きょう体に接続すると発生するノイズの電流ループの例

高速スイッチング部品を電圧パルス源とみなすと図の様な等価回路になる．

ダイポール・アンテナでは，

$$W=790\,(dl/\lambda)^4 I^2 \quad \cdots\cdots(2)$$

と求められます．

電流線路l，電流ループrを完全になくすことはできません．放射ノイズを減少させるには，式(1)と式(2)に示すように，放射電力を最小とする，つまり電流線路l，電流ループrは最小となるように実装する必要があります．従っ

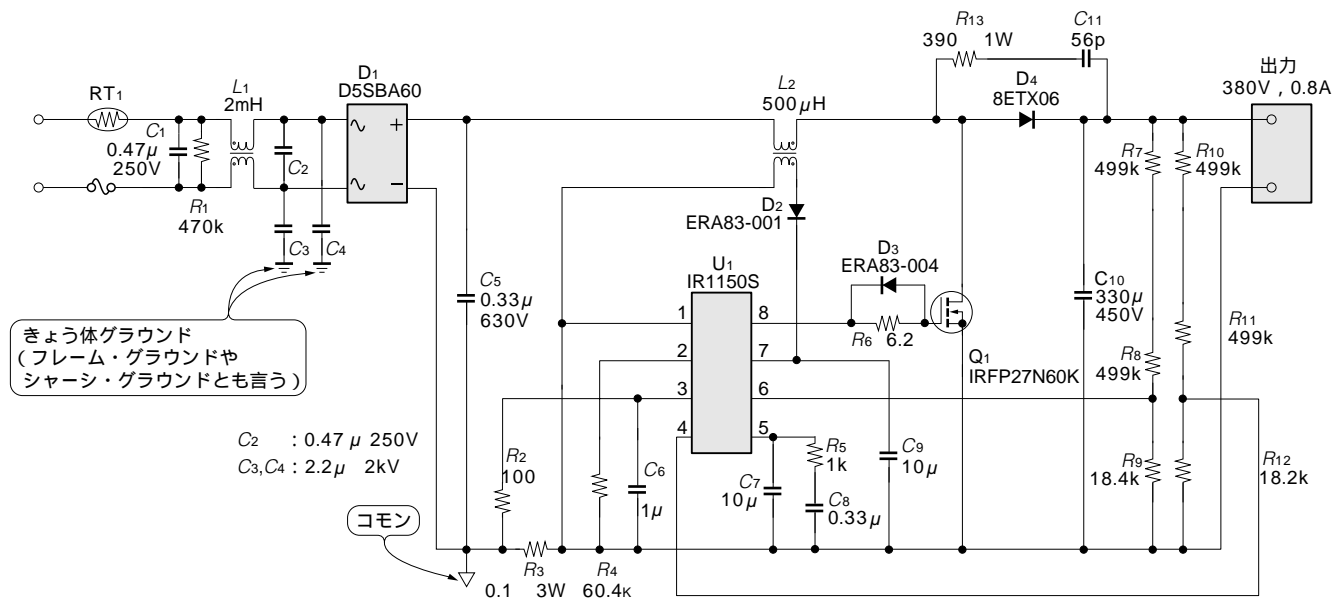



図4-2　典型的な1次回路側のPFC回路の例

発熱部品が1次回路側の部品ならば，発熱部品と放熱用のヒートシンク間には高い水準の絶縁が求められる．

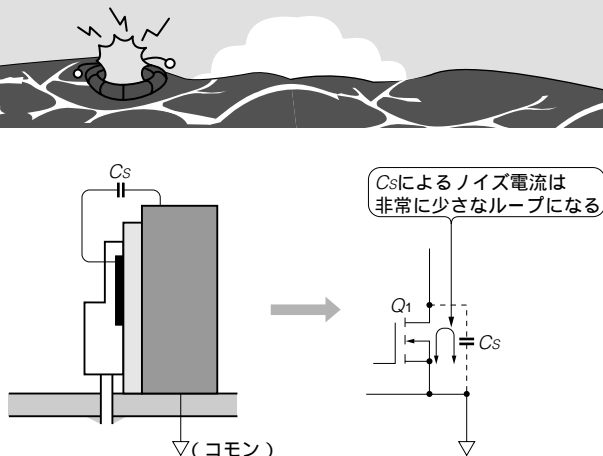



図4-4　ヒートシンクをコモンに接続するとノイズ電流ループは非常に小さくなる例

図4-5　ノイズ電流をヒートシンクに流さないくふう

とにかくノイズの電流ループを短くして，ヒートシンクにノイズ電流を流さないこと．

て，ヒートシンクのような外形の大きな部品に高周波ノイズ電流を流すことは，ノイズ抑制の面から，極力控えましょう．

● ヒートシンクは発熱部品と同一のコモンに接続

▶ コモンに接続すると絶縁耐圧の程度が軽減される

ヒートシンクが金属きょう体に接続されている場合，きょう体と1次回路側の絶縁耐圧は，AC1.5kV以上が必要でした．ここでは，発熱部品が1次回路側の部品の場合，放熱用のヒートシンクを1次回路側のコモンに接続することを推奨します．こうすることで絶縁の程度は，コモンと発熱部品間に生ずる電圧に対して絶縁を施せば良くなります．回路にもよりますが，DC500V程度で十分でしょう．先ほどの事例と比べると，絶縁の程度が随分と軽減されていることが分かります．もちろん，ヒートシンクと金属きょう体の間には，1.5mm以上のすき間が必要です．

▶ コモンに接続するとノイズが減る

今度はノイズの観点（**問題B**）から考察してみましょう．ヒートシンクは1次回路側のコモンに接続することで，**図4-4**に示すように電流ループが非常に小さくなります．

また，コモンは1次回路側から見ると安定な電位です．ヒートシンクときょう体間に容量が存在しても，電流が流れないことにも注目してください．

▶ さらにノイズを減らすにはヒートシンクにノイズ電流を流さない

少し脱線して，さらにヒートシンクに関係したノイズを減少させてみましょう．ノイズを減少させるには，とにかくノイズの電流ループを短くして，ヒートシンクにノイズ電流を流さないことが重要です．そこで，**図4-5**のようなアイデアはいかがでしょう．この方法なら，絶縁耐圧の問題さえクリアすれば，ヒートシンクをきょう体に接続できます．

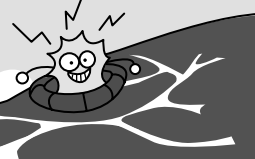
▶ 1次回路側と2次回路側で同じヒートシンクを使わない

OPアンプ，CPU，FPGAなどが実装される2次回路側の発熱部品にヒートシンクを実装する場合を考えてみましょう．事情は1次回路とほぼ同じです．やはり，**問題A**，**問題B**の観点から，ヒートシンクをきょう体に接続することは好ましくありません．やはりヒートシンクは，2次回路側のコモンに接続しましょう．

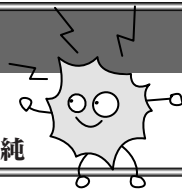
1次回路側と2次回路側で同じヒートシンクを使用することは，**問題A**，**問題B**の観点から非常に難しいです．そのような条件で使うことは避けた方が賢明です．

参考・引用*文献

(1) Henry W. Ott ; Noise Reduction Techniqes in Electronic Systems, Second Edition, 1987, JOHN WILLY & SONS.

せがわ・たけし

ケーブルからの放射ノイズ対策

シールド・ケーブルは材料や設置方法で効果が変わる

丸川信明，島貫 純

プリント基板と外部の回路をケーブルを使って接続する場合，ケーブルからノイズが発生するような例は多数あります．原因はさまざまですが，何も考慮していなければ問題は発生しやすくなります．

ノイズ発生源を調査する方法の一つに，サーチ・プローブを用いる方法があります．**写真5-1**はICのピンや，部品の端子を調査している様子です．スルー・ホールなどにじかに当ててノイズ・レベルを確認できます．

調査の結果，クロック・ラインのノイズ・レベルが高いことが分かりました．**図5-1**のようにケーブルがアンテナになっているようです．既に基板には手を加えられず，後から対策部品を追加することしかできない状況です．

● フェライト・コアだけでは十分に抑えられない

ケーブルからの放射を抑制するには，フェライト・コアが最も一般的ですが，周波数が高くなるほど効果が低くなります．伝送速度が高い信号にはシールド追加が最も効果的です．ただし，単にシールドを施しただけでは不十分な場合があります．**図5-2**のようにフレーム・グラウンドと接触させることで対策効果を上げられる場合があります．

● シールドを施す際のポイント

シールド・ケーブルを対策として採用するには，以下のポイントが重要です．

①シールドの材質や設置方法
②シールドと装置グラウンドの接触
③シールドを施す範囲
④ケーブルの引き回し

特に高い周波数では，①～④の評価が十分ではない場合，一つの装置では問題なくても複数台の評価において異なる結果になりかねないので注意が必要です．また，この手段には限界があるため，やはり回路上において原因となる信号の抑制をしっかりと行った上で，シールドを行うことが大切です．これを行っていないと暗に「シールドでは下がらないから効果がない」と判断することになり，解決の糸口を閉ざしてしまいます．

まるかわ・のぶあき，しまぬき・じゅん
(株)ザクタテクノロジーコーポレーション

<筆者プロフィール>
丸川信明．EMC技術部，実務リーダー．平成9年入社．計測およびEMI対策業務に従事．
島貫 純．米沢試験センター長 兼 EMC技術部 部長．前職にて回路設計およびEMIの担当を経験．平成8年に現在の会社に入社．NARTEエンジニア資格取得．

写真5-1　放射レベルの高い個所の調査
自社で作成したサーチ・プローブを利用した．

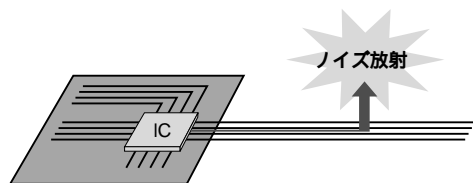



図5-1　ケーブルのシールドを施していない状態

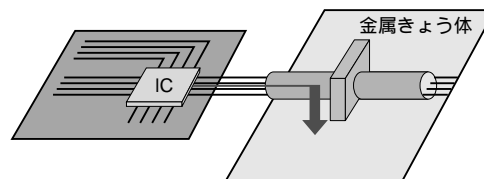
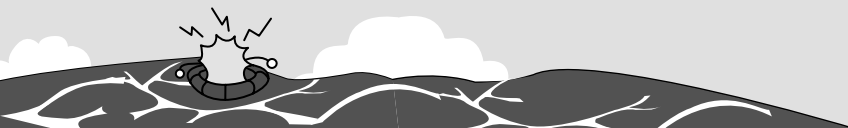
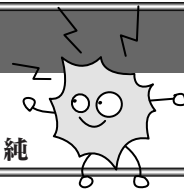



図5-2　シールド・ケーブルのグラウンド部を金属きょう体と接続

ICの電源はきれいに越したことはない

駆動する信号の駆動ノイズが電源に回り込むのを防ぐ

丸川信明，島貫 純

放射ノイズの要因はさまざまです．例えば，インターフェース・ケーブルにノイズが回り込んだ場合，コネクタの近くにフィルタなどを追加し，ケーブルへの回り込みをカットする方法などがあります．

しかし，インターフェース・ケーブルを全部抜いてもノイズ・レベルが変わらない，きょう体との接触にも問題がないとなると，プリント基板から発生するノイズを抑制する必要が出て来ます．

回路上にはさまざまなノイズの発生要因がありますが，ここではICの電源ラインから基板上に広がった放射ノイズの対策例を紹介します．

● 例1…クロック・バッファの電源

プリント基板上に，あるクロック成分を持つ放射ノイズが発生していました．プリント基板上を調査すれば，クロック・ラインのノイズ・レベルが突出していました．しかし，クロック・ライン自体への対策では，ノイズが低減されない状況です．

クロックはクロック・バッファICに入力され，このICを介してほかの回路に出力されていました．調査すると，放射ノイズはプリント基板全体の電源に回り込んでいることが分かりました．クロックの基本波および高調波成分を持つノイズが，ICの内部で電源ラインに回り込み，それが基板の電源につながり，大きなループを形成していたようです．**図6-1**はEMIフィルタでループをカットする対策を示します．ループをカットしたところ，**図6-2**のような効果を得られきました．

クロック・バッファは，高速で処理を行うマイコンではありません．しかし，入力される信号によっては，周辺への影響が十分予想されます．クロック・バッファの電源ラインには，あらかじめパットを設けておき，後からでも変更ができるように対応しておくことが理想です．

● 例2…CPUの電源

CPUの電源からクロックによる放射ノイズが発生していました．**図6-3**のように各種電源が共通化されており，その結果，放射ノイズが基板全体に拡大しました．これは**図6-4**の対策で放射ノイズを低減できました．

図6-4の電源ラインへの対策については，**図6-5**のような配線設計による改版が入りました．回路ごとにパターン

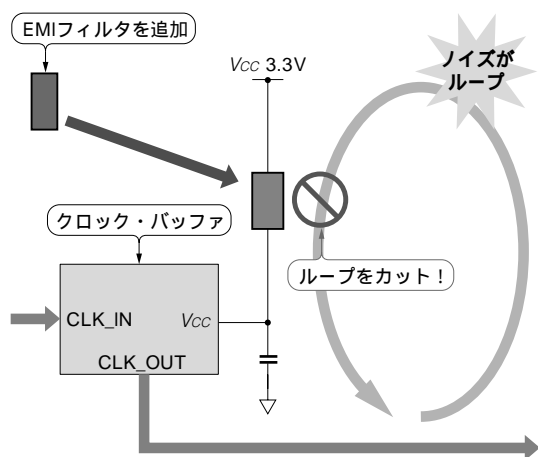



図6-1　クロック・バッファの電源ラインにEMIフィルタを追加
図6-2に結果を示す．

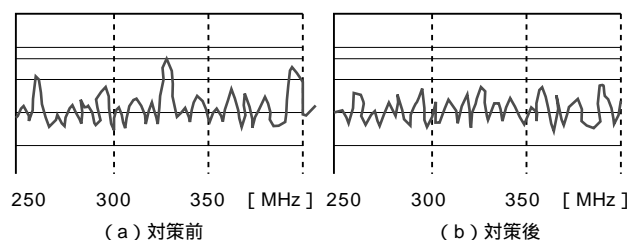



図6-2　図6-1の効果

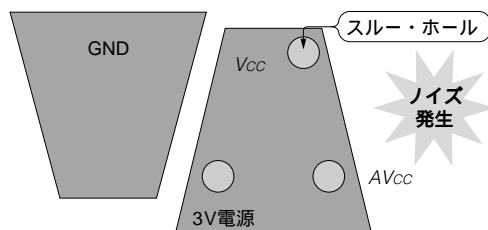



図6-3　電源パターンが放射ノイズの原因になった構成
放射ノイズが基板全体に拡大した．

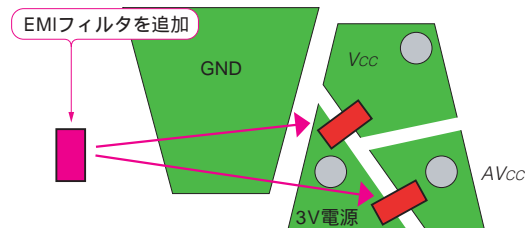
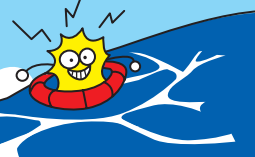



図6-4　パターン・カットによるEMIフィルタ追加

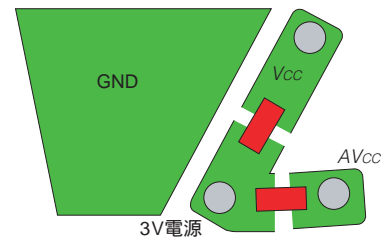



図6-5　改版後の配線パターン

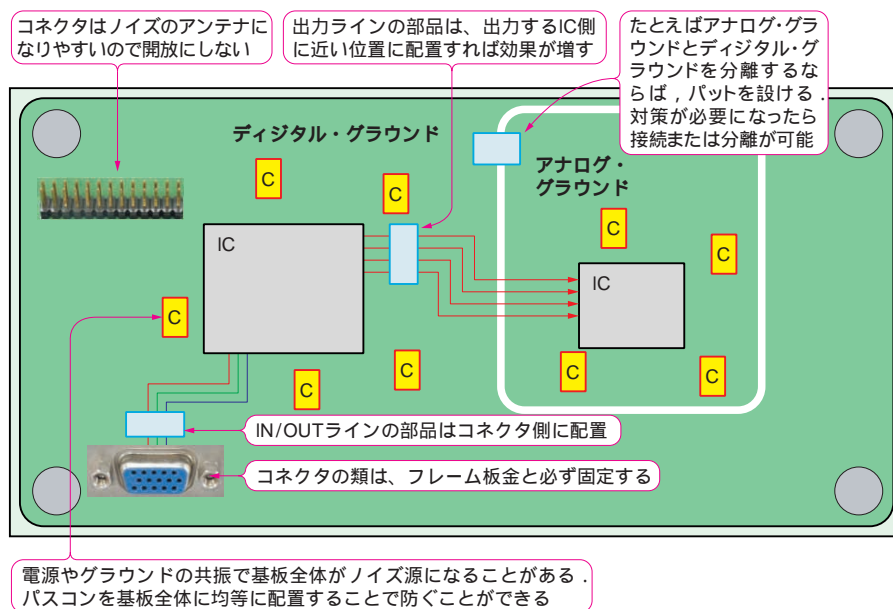



図6-6
配線パターン設計における注意点
これは一例．読者が携わった過去の結果から，対策の実績を蓄積していくことが最も重要．

を分けて，フィルタ・パットを設け，グラウンドの面積を拡大しました．これにより，電源とグラウンドの結合効果を高めることができ，放射ノイズ軽減につながりました．

＊　　＊　　＊

上記二つの例は，どちらも設計時に考慮していれば対策に要する時間が軽減できたはずです．しかし，放射ノイズは測ってみないと分からない面もあります．設計時にいくら注意しても，完ぺきな設計は難しいのですが，設計時に注意することによって，その精度は確実に上げられます．

図6-6に，配線パターン設計時に注意すべき内容を洗い出してみました．この内容に限らず，

- ノイズを発生しているのは回路だから回路だけで何とかする．
- プリント基板を金属で囲えば後は問題ない

のような発想では，最善の解決策を見いだすことは困難です．

ノイズ対策においては，装置を総合的な視点で検討・解析していくことが大切です．失敗を繰り返さないためには，読者が携わった過去の装置の結果から，対策の実績を蓄積していくことが最も重要です．いたずらに対策部材が膨らんでしまわないよう，過去の失敗をどう活用するかが一番の課題となります．

今回は基礎的な事例だけを紹介しました．ノイズ対策には「必殺技」というものは存在しません．なぜ効果があったのかを十分に解析することが，次へのステップにつながることを念頭においてください．

まるかわ・のぶあき，しまぬき・じゅん
(株)ザクタテクノロジーコーポレーション